

Photoelectric device

Publication number: CN1175095

Publication date: 1998-03-04

Inventor: MASASHI SANE (JP); TETSUO NAKAMURA (JP)

Applicant: CANON KK (JP)

Classification:

- International: H01L31/052; H01L31/075; H01L31/20; H01L31/052;
H01L31/06; H01L31/18; (IPC1-7): H01L31/075

- European: H01L31/052B4; H01L31/075B; H01L31/20B;
H01L31/20B2; H01L31/20C

Application number: CN19971017521 19970828

Priority number(s): JP19960226651 19960828

Also published as:

- EP0827213 (A2)
- US6180870 (B1)
- EP0827213 (A3)
- AU729609B (B2)

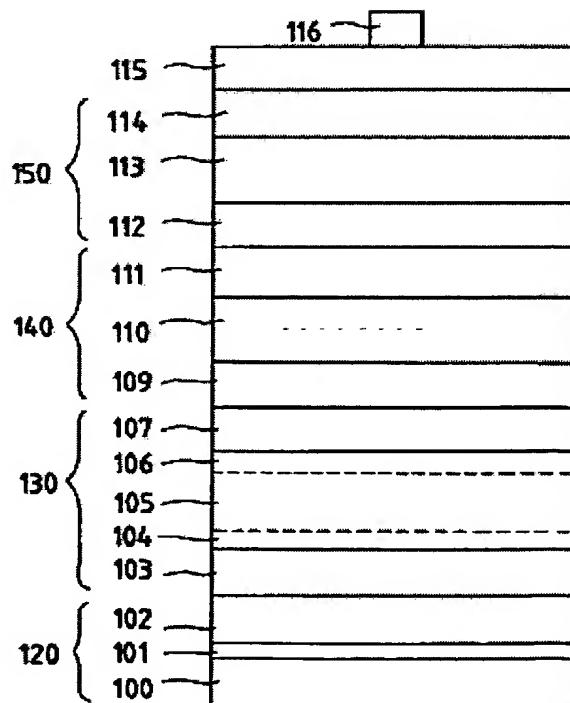
[Report a data error](#)

Abstract not available for CN1175095

Abstract of corresponding document: EP0827213

In a photovoltaic device having a plurality of pin structures, the pin structures comprise a first pin structure, a second pin structure and a third pin structure in the order from the light-incident side, each having an i-type semiconductor layer, and the i-type semiconductor layer of the first pin structure comprises amorphous silicon, the i-type semiconductor layer of the second pin structure comprises microcrystalline silicon and the i-type semiconductor layer of the third pin structure comprises amorphous silicon germanium or microcrystalline silicon germanium. The photovoltaic device according to the present invention provides a superior photoelectric conversion efficiency and less causing photo-deterioration.

FIG. 1



Data supplied from the esp@cenet database - Worldwide

[19]中华人民共和国专利局

[51]Int.Cl⁶

H01L 31 / 075



[12]发明专利申请公开说明书

[21]申请号 97117521.7

[43]公开日 1998年3月4日

[11]公开号 CN 1175095A

[22]申请日 97.8.28

[30]优先权

[32]96.8.28 [33]JP[31]226651 / 96

[71]申请人 佳能株式会社

地址 日本东京

[72]发明人 佐野正史 中村哲郎

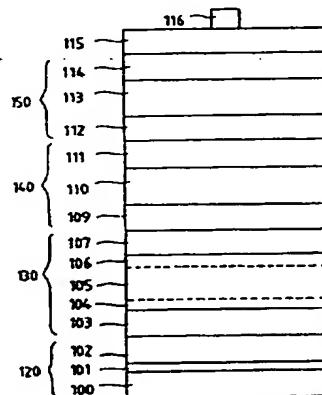
[74]专利代理机构 中国国际贸易促进委员会专利商标
事务所
代理人 范本国

权利要求书 2 页 说明书 53 页 附图页数 5 页

[54]发明名称 光电器件

[57]摘要

具有多个PIN结构的一种光电器件，该PIN结构从光入射侧开始按照顺序包括第一PIN结构、第二PIN结构和第三PIN结构，且这些结构每一个都具有一个i型半导体层，且第一PIN结构的i型半导体层包括非晶硅，第二PIN结构的i型半导体层包括微晶硅且第三PIN结构的i型半导体层包括非晶硅锗或微晶硅锗。根据本发明的光电器件提供了优越的光电转换效率且不容易发生光衰退。



F03-0399-00
CN-TD
07.12. 7

(BJ)第 1456 号

权利要求书

1. 一种具有多个 PIN 结构的光电器件，其中：

该 PIN 结构从光入射侧按照顺序包括第一 PIN 结构、第二 PIN 结构和第三 PIN 结构—它们每一个都具有一个 i 型半导体层；且第一 PIN 结构的 i 型半导体层包括非晶硅，第二 PIN 结构的 i 型半导体层包括微晶硅且第三 PIN 结构的 i 型半导体层包括非晶硅锗。

2. 根据权利要求 1 的光电器件，其中第二 PIN 结构的 i 型半导体层具有从 300nm 至 2200nm 的层厚度。

3. 根据权利要求 1 的光电器件，其中第二 PIN 结构的 i 型半导体层包括硼且其硼的含量不超过 8ppm。

4. 根据权利要求 1 的光电器件，其中第二 PIN 结构的 n 型半导体层包括微晶硅。

5. 根据权利要求 1 的光电器件，其中第二 PIN 结构的 n 型半导体层具有一种叠置结构—该结构由包括微晶硅的一个层和包括非晶硅的一个层构成。

6. 根据权利要求 1 的光电器件，其中第三 PIN 结构的 i 型半导体层中的非晶硅锗的平均锗含量不超过 45 原子%。

7. 根据权利要求 1 的光电器件，其中第三 PIN 结构的 i 型半导体层的层厚度从 60nm 至 250nm。

8. 根据权利要求 1 的光电器件，其中第三 PIN 结构的 i 型半导体层的非晶硅锗是通过微波等离子体化学汽相沉积而形成的。

9. 根据权利要求 1 的光电器件，其中第三 PIN 结构的 i 型半导体层至少在其一个界面上具有不包含锗的一个缓冲层。

10. 根据权利要求 1 的光电器件，其中其中第一 PIN 结构的 i 型半导体层具有从 50nm 至 250nm 的层厚度。

11. 一种具有多个 PIN 结构的光电器件，其中：

该 PIN 结构从光入射侧按照顺序包括第一 PIN 结构、第二 PIN 结构和第三 PIN 结构—它们每一个都具有一个 i 型半导体层；且第一 PIN 结构的

104 (一个缓冲层)、105、106 (一个缓冲层)、110 和 113 以及 p 型半导体层 107、111 和 114 组成。

在本发明中，非晶硅被用作第一 PIN 结构的 i 型半导体层 113，微晶硅被用作第二 PIN 结构的 i 型半导体层 110 且非晶硅锗或微晶硅锗被用作第三 PIN 结构的 i 型半导体层 105。

图 2 显示的光电器件具有如图 1 所示的结构相同的结构，只是第二 PIN 结构 240 的 n 型半导体层具有由 n 型非晶半导体 208 和 n 型微晶半导体 209 形成的叠置结构。更具体地说，标号 250 表示了一个第一 PIN 结构，且 230 表示了一个第三 PIN 结构；且标号 200 表示了一个基底；201 表示一个背电极；202 表示一个扩散防止层；203、209 和 212 表示 n 型半导体层；204、205、206、210 和 213 表示 i 型半导体层（204 和 206 表示缓冲层）；且 207、211 和 214 表示 p 型半导体层。

图 3 显示了一种光电器件，它具有这样的层配置—即其中第三 PIN 结构 330 的 n 型半导体层具有由 n 型非晶半导体 317 和 n 型微晶半导体 303 形成的叠置结构。另外，只有一层被作为 i 型半导体层 305 的缓冲层 306 而提供。其他的部分与图 1 所示的相同。更具体地说，标号 350 表示了一个第一 PIN 结构，且 340 表示了一个第二 PIN 结构；且标号 300 表示一个基底；301 表示一个背电极；302 表示一个扩散防止层；308 和 312 表示 n 型半导体层；310 和 313 表示 i 型半导体层；且 307、311 和 314 表示 p 型半导体层。

这些器件还可以具有这样的层配置—即其中在 PIN 结构中的 i 型半导体层和 p 型半导体层彼此取代。

下面对本发明的叠层型光电器件的结构进行更详细的描述。

—基底—

由于半导体层 103 至 114 是最厚约 $3 \mu m$ 的薄膜，它们被淀积在适当的基底上。这样的一个基底 100 可以是单晶或非晶的，并可具有导电或绝缘性。它还可以是透光或不透光的，但最好是不受变形或应力的，并具有所希望的强度。它可以具体地包括诸如 Fe、Ni、Cr、Al、Mo、Au、Nb、Ta、V、Ti、Pt 和 Pb 的金属及其合金（如黄铜或不锈钢）或它们的复合物的薄片；耐热树脂的膜或片一如聚酯、聚乙烯、聚碳酸酯、醋酸

纤维、聚丙烯、聚氯乙烯、聚偏二氯乙烯、聚苯乙烯、聚酰胺、聚酰亚胺和环氧树脂或它们中的任何材料与玻璃纤维、碳纤维、硼纤维、金属纤维等等的复合物；受到借助溅射、真空淀积、电镀等表面涂覆从而使它们的表面覆盖上由不同的材料形成的金属薄膜的这些材料，以及 SiO_2 、 Si_3N_4 、 Al_2O_3 、 AlN 等等；以及玻璃、陶瓷等等。

当上述基底被用作光电器件的基底且该基底用诸如金属的导电材料制成时，可以被用作电极以直接汇集电流。当它是用诸如合成树脂的电绝缘材料制成时，其淀积有膜的表面侧最好事先通过单个金属、合金或透明导电氧化物（TCO）—诸如 Al、Ag、Pt、Au、Ni、Ti、Mo、W、Fe、V、Cr、Cu、不锈钢、青铜、镍铬合金、 SnO_2 、 In_2O_3 、 ZnO 和 ITO 的电镀、真空淀积或溅射进行表面处理，以形成用于收集电流的电极。

当然，当基底是用诸如金属的导电材料制成时，可以在基底上形成有淀积膜的一侧上提供一个不同金属的层，以例如改善基底表面的长波长光的反射率并防止基底材料与淀积膜的组成元素之间的彼此扩散。当基底比较透明且光电器件具有其中光入射到基底侧上的层配置时，最好事先借助淀积而形成一个导电薄膜—诸如上述透明导电氧化物或金属薄膜。

对于该基底的表面特性，它可以是平滑的表面，或者可以具有细小的不调整的表面。当基底具有细小不规则表面时，它可以具有球面、圆锥或金字塔形的不规则，且它们的最大高度 (R_{max}) 最好从 $0.05 \mu\text{m}$ 至 $2 \mu\text{m}$ 。这使得光从表面的反射变得不规则，以增大反射光的光程。基底可以具有例如板、连续的带或筒形的形状。它可以具有尽可能小的厚度，只要在需要使光电器件具有柔性或在光从基底一侧入射时它能够良好地显示出基底的作用。然而，考虑到基底的生产和处理以及机械强度，它通常具有至少 $10 \mu\text{m}$ 的厚度。

—背电极或光反射层—

本发明中采用的背电极（一个金属层）是设置在对着光入射方向的半导体层的背面的一个电极。因此，它被设置在图 1 中的位置 101，或者在其中基底 100 是透明的且光入射到该基底的侧面的情况下，它被设置在位置 115。用于该背电极的材料可以包括诸如金、银、铜、铝、镍、铁、铬、钼、钨、钛、钴、钽、铌和锆的金属或诸如不锈钢的合金。具体地，诸如

铝、铜、银和金的具有高反射率的金属是较好的。当采用具有高反射率的金属时，背电极还可被用作反射没有被半导体层所完全吸收的光以使其返回半导体层的光反射层。

该背电极可以具有平整的形状，且较好地可以具有不规则的形状以使光散射。在背电极具有这种散射光的不规则形状的情况下，没有被半导体层完全吸收的光都能够得到散射以延长半导体层中的光程，从而使光电器件对长波光的灵敏度得到改善，以增大其短路电流，并改善光电转换效率。至于散射光的不规则形状，不规则的凸起与凹下之间的高度差 (R_{max}) 较好地是从 $0.2 \mu m$ 至 $2.0 \mu m$ 。然而，当基底还被用作背电极时，在某些情况下不需要形成背电极。

该背电极可以用真空淀积、溅射、电镀或印刷形成。当背电极具有散射光的不规则形状时，如此形成的金属或合金膜可被干蚀刻或湿蚀刻，或得到喷砂或加热，以形成不规则。或者，上述金属或合金可在受到加热的同时被真空淀积在基底上，以提供散射光的不规则形状。

在背电极 101 与 n 型半导体层 103 之间还可提供一个由导电氧化锌等形成的扩散防止层（一个透明导电层）102。该扩散防止层 102 不仅能够防止构成背电极 101 的金属元素散射到 n 型半导体层中，而且当它具有一点电阻时还防止了由于诸如背电极 101 与透明电极 115 之间的管脚孔的不完善而造成的短路—其中透明电极 115 是用于把半导体层保持在背电极 101 与透明电极 115 之间的，并把在薄膜造成的多重干涉之后入射的光限制在光电器件中。其表面较好地是具有不规则的形状。

— i 型半导体层 —

在本发明的光电器件中，非晶硅被用作构成第一 PIN 结构的 i 型半导体层 113 的半导体材料，微晶硅被用作构成第二 PIN 结构的 i 型半导体层 110 的半导体材料，且非晶硅锗被用作构成第三 PIN 结构的 i 型半导体层 105 的半导体材料。轻 p 型或轻 n 型的层也可被用作 i 型半导体层。

IV-IV 族或 III-V 族型非晶半导体材料包含氢原子 (H, D) 或卤原子 (X)，并补偿了 i 型层中的未键合臂（悬空键）以改善 i 型层中载流子的迁移率与寿命的积。因此，它们补偿着 p 型层与 i 型层之间以及 n 型层与 i 型层之间的界面的界面能级，并具有改善光电器件的光电力、光电电

流和光响应的作用。

包含在 i 型层中的氢原子和/或卤原子的优选含量可以从 1 至 40 原子%。具体地，作为一种较好的分布形式，氢原子和/或卤原子可以在 p 型层与 i 型层之间和 n 型层与 i 型层之间的界面侧具有较大的含量。在这些界面附近，氢原子和/或卤原子的含量较好地可以是它们在体中的含量的 1.05 至 2 倍。另外较好地是氢原子和/或卤原子的含量与硅原子的含量相对应地改变。

根据补偿悬空键的元素的不同，非晶硅、微晶硅和非晶硅锗分别用 a-Si : H、a-Si : F、a-Si : H : F、μc-Si : H、μc-Si : F、μc-Si : H : F、a-SiGe : H、a-SiGe : F 或 a-SiGe : H : F 表示。

更具体地说，作为用于本发明的光电器件中较好的第一 PIN 结构的 i 型半导体层 113 的材料，它可以包括 i 型氢化非晶硅 (a-Si : H)，具有诸如从 1.60eV 至 1.9eV 的光学带隙 (Eg)，从 1.0% 至 25.0% 的氢原子含量 (CH)，当暴露在 AM 1.5 和 100mW/cm² 的人造太阳光下时具有 1.0×10^{-5} S/cm 或更大的光电导率 (σ_p)， 1.0×10^{-9} S/cm 或更低的暗电导率 (σ_d)，用恒定光电流法 (CPM) 测量有 55meV 或更低的 Urbach 能，以及 $10^{17}/cm^3$ 的局部能级密度。使用这种材料是较好的。

— p 型层或 n 型层 —

p 型层和 n 型层的非晶材料 (在这里是“a-”) 和微晶材料 (在这里是“μc-”) 可包括例如：诸如 a-Si : H、a-Si : HX、a-SiC : H、a-SiC : HX、a-SiGe : H、a-SiGeC : H、a-SiO:H、a-SiN : H、a-SiON : HX、a-SiOCN : HX、μc-Si : H、μc-SiC : H、μc-Si : HX、μc-SiC : HX、μc-SiGe : H、μc-SiO : H、μc-SiGeC : H、μc-SiN : H、μc-SiON : HX 以及 μc-SiOCN : HX，在这些材料中已经加入了高浓度的 p 型价电子控制剂 (周期表中的 III 族原子 B、Al、Ga、In 或 Tl) 或 n 型价电子控制剂 (周期表中的 V 族原子 P、As、Sb 或 Bi)。多晶材料 (这里的“poly-”) 可包括诸如 poly-Si : H、poly-Si : HX、poly-SiC : H、poly-SiC : HX、poly-SiGe : H、poly-Si、poly-SiC 以及 poly-SiGe—其中加入了高浓度的 p 型价电子控制剂 (周期表中的 III 族原子 B、Al、Ga、In 或 Tl) 或 n 型价电子控制剂 (周期表中的 V 族原子 P、As、

Sb 或 Bi) .

具有较小的吸收的晶体半导体层或具有宽带隙的非晶半导体层特别适合于光入射侧上的 p 型层或 n 型层.

周期表中的 III 族原子至 p 型层的加入以及周期表中的 V 族原子至 n 型层的加入的优化量，均在从 0.1 至 50 原子% 的范围内.

包含在 p 型层或 n 型层中的氢原子 (H, D) 或卤族原子 (X) 也对 p 型层或 n 型层中的未键合臂进行补偿，以改善 p 型层或 n 型层的掺杂效率。氢原子或卤族原子加入 p 型层或 n 型层的优化含量可以在从 0.1 至 40 原子% 的范围内。特别是当 p 型层或 n 型层是晶体时，氢原子或卤族原子加入的优化含量在从 0.1 至 8 原子%。另外，作为一种较好的分布形式，氢原子和 / 或卤原子在 p 型层与 i 型层之间以及 n 型层与 i 型层之间的界面侧可以具有较大的含量。在这些界面的附近，作为一种较好的范围，氢原子和 / 或卤原子的含量可以是它们在体中的含量的 1.05 至 2 倍。当氢原子或卤族原子的的含量以此方式在 p 型层与 i 型层之间和 n 型层与 i 型层之间的界面附近变得较大时，本发明的光电器件在这些界面附近的缺陷能级和机械应力以及光电力和光电电流都能够得到增大。

作为光电器件的 p 型层和 n 型层的电特性，这些层较好地是具有 0.2eV 或更低的激活能，并较好地是具有 $100 \Omega \cdot cm$ 或更低且更好地是 $1 \Omega \cdot cm$ 以下的电阻率。p 型层和 n 型层均较好地是具有从 1nm 至 50nm 且更好地是从 3 至 10nm 的层厚度。

— 半导体层的形成 —

作为本发明的光电器件的半导体层的 IV 族和 III-V 族合金型非晶半导体层较好地是由微波等离子体 CVD 或 RF (射频) 等离子体 CVD 形成。

该微波等离子体 CVD 是这样的过程—即其中诸如形成膜的气体和稀释气体的气体被供给到一个能够被置于真空状态的沉积腔 (真空腔) 中，该沉积腔的内部压强在借助一个真空泵对其进行抽真空的情况下被保持为恒定，且借助一个微波电源产生的微波通过一个波导或同轴电缆并经过一个与沉积腔电绝缘的导体 (用 Ni、W 或 SUS 不锈钢制成的杆) 被引入到该沉积腔中，其中使材料气体的等离子体分解，从而在设置在沉积腔中的基底上形成所希望的沉积膜。因此，能够在广泛的沉积条件下形成可应用于光

电电器件的沉积膜。

在其中借助微波等离子体 CVD 进行沉积的情况下，沉积腔中的基底温度较好被设定在从 300 至 45 °C 的范围，内部压强在从 0.5 至 50 毫托，微波功率从 0.01 至 1W/cm³，且微波频率从 0.1 至 10GHz。

在其中借助 RF 等离子体 CVD 进行沉积的情况下，沉积腔中的基底温度较好被设定在从 100 至 350 °C 的范围内，内部压强在从 0.1 至 10 托的范围，RF 功率从 0.01 至 5.0W/cm³，且沉积速率从 0.1 至 15 埃/秒。

作为适合于形成本发明的光电器件中的半导体层的沉积膜形成方法，可以采用美国专利第 4,400,409 号中公布的辊一至一辊系统。

在这种沉积膜形成方法中，多个辉光放电区沿着相继通过它们的一个通路设置，且一个带状基底沿着纵向方向被连续地传送，同时在相应的辉光放电区中在该基底上沉积并形成具有所需的传导类型的半导体层。因此，能够连续地形成具有所希望的半导体结构的光电器件。

适合于沉积在本发明的光电器件中为较好的 IV 族和 III-V 族合金型非晶半导体层的材料气体，可包括包含硅原子的可气化化合物、包含锗原子的可气化化合物、包含碳原子的可气化化合物、包含氮原子的可气化化合物、包含氧原子的可气化化合物、以及这些化合物中的任何一些的混合气体。

具体地说，作为包含硅原子的可气化化合物，可采用链或环硅烷化合物，其中包括，例如，诸如硅 SiH₄、Si₂H₆、SiFH₃、SiF₂H₂、SiF₃H、Si₃H₈、SiD₄、SiHD₃、SiH₂D₂、SiH₃D、SiFD₃、SiF₂D₂、Si₂D₃H₃、(SiF₂)₅、(SiF₂)₆、(SiF₂)₄、Si₂F₆、Si₃F₈、Si₂H₂F₄、Si₂H₃F₃、SiCL₄、(SiCL₂)₅、SiBr₄、(SiBr₂)₅、Si₂CL₆、SiHCL₃、SiH₂Br₂、SiH₂CL₂ 和 Si₂CL₃F₃ 等气态的或容易气化的化合物。

包含锗原子的可气化化合物具体可包括 GeH₄、GeD₄、GeF₄、GeFH₃、GeF₂H₂、GeF₃HGeHD₃、GeH₂D₂、GeH₃D、Ge₂H₆ 和 Ge₂D₆。

包含碳原子的可气化化合物可具体包括 CH₄、CD_nC_nH_{2n+2} (n 是整数)、C_nH_{2n} (n 是整数)、C₂H₂、C₆H₆、C 和 CO。

包含氮的化合物可包括 N₂、NH₃、ND₃、NO、NO₂ 和 N₂O。

包含氧的化合物可包括 O₂、CO、CO₂、NO、NO₂、N₂O、CH₃CH₂OH

和 CH₃OH。

包含在 p 型层或 n 型层中以控制价电子的材料，可包括周期表的 III 族原子和 V 族原子。

有效地用作包含 III 族原子的起始材料的材料，可具体包括：作为用于包含硼原子的材料，诸如 B₂H₆、 B₄H₁₀、 B₅H₉、 B₅H₁₁、 B₆H₁₀、 B₆H₁₂ 和 B₆H₁₄ 的硼的氢化物，以及诸如 BF₃ 和 BCl₃ 的卤化硼。另外，这些材料还可包括 AlCl₃、 GaCl₃、 InCl₃ 和 TlCl₃。 B₂H₆ 和 BF₃ 是特别适合的。

可有效地用作包含 V 族原子的起始材料的材料，可具体包括：作为用于包含磷原子的材料，诸如 PH₃ 和 P₂H₄ 的磷的氢化物以及诸如 PH₄I、 PF₃、 PF₅、 PCl₃、 PCl₅、 PBr₃、 PBr₅ 和 PI₃ 的卤化磷。另外，这些材料还可包括 AsH₃、 AsF₃、 AsCl₃、 AsBr₃、 AsF₅、 SbH₃、 SbF₃、 SbF₅、 SbCl₃、 SbCl₅、 BiH₃、 BiCl₃ 和 BiBr₃。 PH₃ 和 PF₃ 是特别适合的。

这些可气化化合物可在它们被诸如 H₂、 He、 Ne、 Ar、 Xe 或 Kr 的气体所适当稀释之后被送进到淀积腔中。

特别是当淀积具有较小的吸收或宽带隙的层—诸如微晶半导体层和 a-SiC : H 层—时，材料气体较好地用氢气稀释到 1/2 至 1/100，然后供给较高功率的微波功率或 RF 功率。

—透明电极—

在本发明中，透明电极 115 是设置在光入射侧上的光透射电极，并在得到控制从而具有优化的层厚度时被作为反射防止膜。透明电极 115 必须在半导体层能够吸收光的波长范围内具有高透射率，并具有低反射率。它在 550nm 较好地是具有 80% 以上且更好地是 85% 以上的透射率。它还较好地是具有 $5 \times 10^{-3} \Omega \cdot \text{cm}$ 或更低的电阻率，更好地是具有 $1 \times 10^{-3} \Omega \cdot \text{cm}$ 或更低的电阻率。作为用于其的材料，较好地是采用诸如 In₂O₃、 SnO₂、 ITO (In₂O₃+SnO₂)、 ZnO、 CdO、 Cd₂SnO₄、 TiO₂、 Ta₂O₅、 Bi₂O₃、 MoO₃ 以及 Na_xWO₃ 等导电氧化物或这些材料中的任何材料的混合物。还可以在这些化合物中加入能够改变传导性（即掺杂物）的元素。

作为能够改变传导性的元素（掺杂物），在其中透明电极 115 是用 ZnO 制成的情况下较好地是采用 Al、 In、 B、 Ga、 Si 和 F；当用 In₂O₃ 制成时采用 Sn、 F、 Te、 Ti、 Sb 和 Pb，当用 SnO₂ 制成时采用 F、 Sb、

P、As、In、Tl、Te、W、Cl、Br 和 I。

作为形成透明电极的方法，较好地是采用真空淀积、CVD、喷涂、旋涂处理（spin-on processing）和浸渍。

—集电电极—

在本发明中，当不能使透明电极 115 具有足够低的电阻率时，可在透明电极 115 的一部分上设置集电电极 116，并使集电电极 116 起减小电极的电阻并减小光电器件的串联电阻的作用。用于其的材料可包括诸如金、银、铜、铝、镍、铁、铬、钼、钨、钛、钴、钽、铌和锆的金属或诸如不锈钢的合金，以及利用粉末金属的导电糊。作为其形状，该电极可以被形成为分支形的，从而使入射到半导体层上的光尽可能不被遮断。

在光电器件的全部区域中，集电电极较好地是覆盖不超过 15% 的面积，更好地是不超过 10%，且最好是不超过 5%。

集电电极的图案可以用掩膜形成，且作为其方法，可以借助真空淀积、溅射、镀、印刷等。

当利用本发明的光电器件制造具有所希望的输出电压和输出电流的光电器设备时，把本发明的多个光电器件串联或并联，在顶表面和背表面上形成保护膜，并连接上用于集电电极输出的电极。在其中本发明的光电器件串联的情况下，在某些情况下包含了用于防止反向电流的二极管。

例子

例 1 至 8 是底电池中的 i 型半导体层 105 是由非晶硅锗形成的例子。在例 9 至 20 中，底电池中的 i 型半导体层 105 是用微晶硅锗制成的。

例 1

图 1 所示的光电器件是利用图 4A 和 4B 所示的淀积设备制成的。

在图 4A 和 4B 中，标号 400 表示一个多腔分离式淀积设备；401 表示一个装载锁定腔（装载腔）；402 表示一个 n 型层（或 p 型层）输送腔；403 表示一个 MW（微波）或 RF i 型半导体层输送腔；404 表示一个 p 型层（或 n 型层）输送腔；405 表示一个卸载腔；406、407、408 和 409 表示门阀；410、411 和 412 表示基底加热器；413 表示基底输送轨；417 表示 n 型层（或 p 型层）淀积腔；420 表示 RF 形成杯；422 表示 RF 电源；418 表示 MW 或 RF i 型半导体层淀积腔；425 表示 MW 引入窗口；426 表示

MW 引入波导； 427 表示 MWi 型层淀积快门（shutter）； 428 表示偏置电极（偏置杆）； 424 表示偏压施加电源； 419 表示 p 型层（或 n 型层）淀积腔； 421 表示 RF 形成杯； 423 表示 RF 电源； 429 表示气体输送管，430、431、432、433、434、441、442、443 和 444 表示停止阀；且 436、437、438 和 439 表示流量控制器，它们构成了 n 型层（或 p 型层）淀积的气体供给系统； 449 表示气体输送管， 450、451、452、453、454、455、461、462、463、464、和 465 表示停止阀，且 456、457、458、459 和 460 表示流量控制器，它们构成了 MW 或 RF i 型层淀积的气体供给系统； 且 469 表示气体输送管， 470、471、472、473、474、481、482、483 和 484 表示停止阀，且 476、477、478、和 479 表示流量控制器，它们构成了 p 型层（或 n 型层）淀积的气体供给系统。

淀积设备 400 能够进行 MWPCVD（微波等离子体化学汽相淀积）和 RFPCVD（射频等离子体化学汽相淀积）。利用这种设备，在具有光反射层 101 和 102 的基底 490 上形成了相应的半导体层。

（准备设置）

材料气体筒（未显示）通过气体输送管与淀积设备相连。该材料气体筒都是净化至极高纯度的，并连接了一个 Si₄ 气体筒、一个 CH₄ 气体筒、一个 GeH₄ 气体筒、一个 Si₂H₆ 气体筒、一个 PH₃/H₂（稀释：2.0%）气体筒、一个 B₂H₆/H₂（稀释：2.0%）气体筒、一个 H₂ 气体筒、一个 He 气体筒、一个 SiCL₂H₂ 气体筒和一个 SiH₄/H₂（稀释：2%）气体筒。

随后，其上形成了金属层 101 和透明导电层 102 的基底 490 被置于设置在装载腔 401 中的基底输送轨 413 上，且装载腔 401 的内部借助一个真空泵（未显示）被抽真空，以具有约 1×10^{-5} 牛的压强。

随后，门阀 406 被打开，以把基底输送到借助真空泵（未显示）事先抽真空的输送腔 402 中，且随后该基底通过向下移动基底加热器 410 而被推下到淀积腔 417 中。随后，基底 490 以使其背面与基底加热器 410 相紧密接触的方式而得到加热。随后，淀积腔 417 的内部借助真空泵（未显示）被抽真空，以具有约 1×10^{-5} 牛的压强。

（第三 PIN 结构的 RF n 型层的形成）

H₂ 气体通过气体输送管 429 被送进到淀积腔 417 中。随后，阀 441、431

和 430 被打开，且 H₂ 气体的流量借助流量控制器 436 而得到控制，从而处于 300sccm。淀积腔 417 内的压强借助一个导通阀（未显示）而得到控制，从而处于 1.0 厘。基底加热器 410 得到设定，从而使基底 490 的温度达到 380 ° C。在基底温度变得稳定时，阀 443、433、444 和 434 被打开，以通过气体输送管 429 而供给 SiH₄ 气体和 PH₃/H₂ 气体至淀积腔 417 中。这里，SiH₄ 气体的流量、H₂ 气体流量和 PH₃/H₂ 气体流量借助流量控制器 436、438 和 439 而得到控制，从而分别为 2.2sccm、80sccm 和 100sccm，且淀积腔 417 内的压强被控制在 1.3 厘。

随后，高频（以下称为 RF）电源 422 的功率被设定为 0.05W/cm³，且 RF 功率被提供到等离子体形成杯 420，以产生辉光放电。因此，在基底上开始形成第三 PIN 结构的 RF n 型层，且形成具有 10nm 的层厚度的层，此时关断 RF 电源以停止辉光放电，从而完成第三 PIN 结构的 RF n 型层 103 的形成。SiH₄ 气体、PH₃/H₂ 气体和 H₂ 气体停止流入淀积腔 417，且随后淀积腔内部和气体管内部被抽真空以具有 1×10^{-4} 厘的压强。基底加热器 410 返回到原始位置，且基底 490（和如此形成的层）被送回到基底输送轨 413 上。

（第三 PIN 结构的 i 型层的形成）

随后，以如下方式相继地形成由 a-Si 构成的 RF i 型层 104（一个缓冲层）、由 a-SiGe 构成的 MW i 型层 105 和由 a-Si 构成的一个 RF i 型层 106 — 它们都是第三 PIN 结构的。

首先，门阀 407 被打开，以把基底 490（和形成在其上的层）送入借助真空泵（未显示）而事先抽真空的输送腔 403 和 i 型层淀积腔 418 中。基底 490 以其背面与基底加热器 411 相紧密接触的方式而得到加热。随后，i 型层淀积腔 418 的内部借助一个真空泵（未显示）而被抽真空，从而具有约 1×10^{-5} 厘的压强。

为了形成第三 PIN 结构的 RF i 型层 104，基底加热器 411 得到设定以使基底 490 的温度达到 300 ° C。在基底被加热好时，阀 464、454、450、463 和 453 被缓慢地打开，以使 Si₂H₆ 和 H₂ 气体通过气体输送管 449 流入 i 型层淀积腔 418。这里，Si₂H₆ 气体流量和 H₂ 气体流量借助相应的流量控制器 459 和 458 而分别被控制在 3.5sccm 和 100sccm。i 型层淀积腔 418 内

的压强，通过调节导通阀（未显示）的打开，而被控制在 0.65 毫。

随后，RF 电源 424 的功率被设定为 $0.008\text{W}/\text{cm}^3$ ，并被加到偏压杆 428，以产生辉光放电，且快门 427 被打开。因此，开始在 RF n 型层上形成 i 型层，且形成了层厚度为 10nm 的 i 型层，此时停止 RF 辉光放电并停止来自 RF 电源 424 的输出，以完成 RF i 型层 104 的形成。

阀 464、454、453 和 450 被关闭，以使 Si_2H_6 气体和 H_2 气体停止流入 i 型层沉积腔 418，且随后 i 型层沉积腔 418 的内部和气体管的内部被抽真空至 1×10^{-5} 毫的压强。

为了形成第三 PIN 结构的 MW i 型层 105，基底加热器 41 得到设定，从而使基底 490 的温度达到 380°C 。在基底被加热好时，阀 461、451、450、462、452、463 和 453 被缓慢打开，以使 SiH_4 气体、 GeH_4 气体和 H_2 气体通过气体输送管 449 流入 i 型层沉积腔 418。这里， SiH_4 气体流量、 GeH_4 气体流量和 H_2 气体流量通过相应的流量控制器 456、457 和 458 而分别被控制在 48sccm、51sccm 和 170sccm。i 型层沉积腔 418 内部的压强，通过调节导通阀（未显示）的打开，而被控制在 10 毫。

RF 电源 424 的功率被设定为 $0.32\text{W}/\text{cm}^3$ ，并被加到偏压杆 428 上。随后，微波电源（2.45GHz）（未显示）的功率被设定为 $0.10\text{W}/\text{cm}^3$ ，且该微波功率通过波导 426 和微波引入窗口 425 而被引入 i 型层沉积腔 418，以产生辉光放电，且快门 427 被打开。因此，开始在第三 PIN 结构的 RF i 型层上形成第三 PIN 结构的 MW i 型层，且形成了层厚度为 $0.17\text{ }\mu\text{m}$ 的 i 型层，此时停止微波辉光放电和来自偏压电源 424 的输出被停止，以完成第三 PIN 结构的 MW i 型层 105 的形成。阀 451、452 和 453 被关闭，以停止至 i 型层沉积腔 418 的 SiH_4 、 GeH_4 和 H_2 气体流入，且随后 i 型层沉积腔 418 的内部和气体管内部被抽真空至 1×10^{-5} 毫的压强。

以下结合一个放大图（图 4B）对 i 型层沉积腔 418 的内部进行描述。

为了形成第三 PIN 结构的 RF i 型层 106，基底加热器 41 得到设定以使基底 490 的温度达到 300°C 。当基底被加热好时，阀 464、454、450、463 和 453 被缓慢打开，以使 Si_2H_6 和 H_2 气体通过气体输送管 449 而流入 i 型层沉积腔 418。这里， Si_2H_6 气体流量和 H_2 气体流量，借助相应的流量控制器 459 和 458 而分别被控制在 3.5sccm 和 100sccm。i 型层沉积腔 418

内的压强，通过调节导通阀（未显示）的打开，而被控制为 0.65 毫。

随后，RF 电源 424 的功率被设定为 $0.008\text{W}/\text{cm}^3$ 并被加到偏压杆 428，以产生辉光放电，且快门 427 被打开。因此，开始在第三 PIN 结构的 MWi 型层上形成第三 PIN 结构的 RF i 型层，且形成了层厚度为 23nm 的 i 型层，此时 RF 辉光放电被停止和从 RF 电源 424 的输出被停止，以完成第三 PIN 结构的 RF i 型层 106 的形成。阀 464、454、453 和 450 被关闭，以使 Si_2H_6 和 H_2 气体停止流入 i 型层沉积腔 418，且随后 i 型层沉积腔 418 和气体管内部的被抽真空至 1×10^{-5} 毫的压强。

（第三 PIN 结构的 RF p 型层的形成）

为了形成由 SiC 构成的第三 PIN 结构的 RF p 型层 107，首先打开门阀 408 以把基底 490（和形成在其上的层）送到输送腔 404 和借助真空泵（未显示）事先抽真空的 p 型层沉积腔 419 中。基底 490 以使其背面与基底加热器 412 相紧密接触的方式，而得到加热。随后，p 型层沉积腔 419 的内部借助真空泵（未显示）被抽真空至 1×10^{-5} 毫的压强。

基底加热器 412 得到设定，以使基底 490 的温度达到 300 °C。当基底温度变得稳定时，阀 481、471、470、482、472、483、473、484 和 474 得到操作，以把 H_2 、 SiH_4/H_2 、 $\text{B}_2\text{H}_6/\text{H}_2$ 气体和 CH_4 气体通过气体输送管 469 送到沉积腔 419 中。这里， H_2 气体流量、 SiH_4/H_2 气体流量、 $\text{B}_2\text{H}_6/\text{H}_2$ 气体流量和 CH_4 气体流量分别借助流量控制器 476、477、478 和 479 而被控制在 80sccm、3sccm、9sccm 和 0.1sccm，且沉积腔 419 内部的压强通过调节导通阀（未显示）的打开而被控制在 1.8 毫。

随后，RF 电源 423 的功率被设定为 $0.07\text{W}/\text{cm}^3$ ，且该 RF 功率被供给到等离子体形成杯 421，以产生辉光放电。因此，开始在 i 型层上形成第三 PIN 结构的 RF p 型层，且形成了层厚度为 10nm 的 RF p 型层，此时关断 RF 电源，以停止辉光放电，从而完成第三 PIN 结构的 RF p 型层 107 的形成。阀 472、482、473、483、474、484、471、481 和 470 被关闭，以停止 SiH_4/H_2 、 $\text{B}_2\text{H}_6/\text{H}_2$ 、 CH_4 和 H_2 气体至 p 型层沉积腔 419 的流入，且随后 p 型层沉积腔 419 和气体管内部被抽真空至 1×10^{-5} 毫的压强。

（第二 PIN 结构的 RF n 型层的形成）

为了形成第二 PIN 结构的 RF n 型层 109，门阀 408 被打开，以把基

底 490 (和所形成的上述层) 运送到借助真空泵 (未显示) 事先抽真空的输送腔 403 中, 且门阀 407 也被打开以把基底 490 输送到借助一个真空泵 (未显示) 事先抽真空的输送腔 402 和 n 型层沉积腔 417 中。

基底 490 以使其背面与基底加热器 410 相紧密接触的方式而得到加热。随后, 借助一个真空泵 (未显示) 把 n 型层沉积腔 417 的内部抽真空至约 1×10^{-5} 牛的压强。

基底加热器 410 得到设定, 以使基底 490 的温度达到 320°C 。当基底温度变得稳定时, 操作阀 443、433、444 和 434 以把 SiH_4 和 PH_3/H_2 气体通过气体输送管 429 送入沉积腔 417。这里, SiH_4 气体流量、 H_2 气体流量和 PH_3/H_2 气体流量借助流量控制器 438、436 和 439 而分别被控制在 1sccm、150 sccm 和 8 sccm, 且沉积腔 41 内部的压强被控制在 1.2 牛。

随后, RF 电源 422 的功率被设定为 0.07W/cm^3 , 且 RF 功率被送到等离子体形成杯 420 以产生辉光放电。因此, 开始在第三 PIN 结构的 RF p 型层上形成第二 PIN 结构的 RF n 型层, 且形成层厚度为 100nm 的 RF n 型层, 此时关断 RF 电源停止辉光放电, 从而完成第二 PIN 结构的 RF n 型层 109 的形成。 SiH_4 、 PH_3/H_2 和 H_2 气体至沉积腔 41 的流入被停止, 且随后沉积腔的内部和气体管的内部被抽真空至 1×10^{-5} 牛的压强。

(第二 PIN 结构的 i 型层的形成)

为了形成包括 $\mu\text{-c-Si}$ 的第二 PIN 结构的 i 型层 110, 门阀 407 被打开以把基底 490 (和形成的上述层) 送入借助一个真空泵 (未显示) 事先抽真空的输送腔 403 和 i 型层沉积腔 418 中。

基底加热器 411 得到设定以使基底 490 的温度达到 380°C 。当基底被加热好时, 阀 461、451、450、462、452、463 和 453 被缓慢打开, 以使 SiH_4 和 H_2 气体通过气体输送管 449 流入 i 型层沉积腔 418。这里, SiH_4 气体流量和 H_2 气体流量借助相应的流量控制器 456 和 458 而分别被控制在 50sccm 和 1500sccm。i 型层沉积腔 418 的内部通过调节导通阀 (未显示) 的打开而被控制在 0.03 牛。

随后, RF 电源 424 的功率被设定为 0.15W/cm^3 , 并被加到偏压杆 428 上。随后, 微波电源 (0.5GHz) (未显示) 被设定为 0.10W/cm^3 , 且该微波功率通过偏压杆 428 而被馈送到 i 型层沉积腔 418 中, 以产生辉光放电。

因此，开始在第二 PIN 结构的 RF n 型层上形成第二 PIN 结构的 i 型层，并形成层厚度为 $1.5 \mu m$ 的层，此时停止辉光放电和来自偏压电源 424 的输出，以完成第二 PIN 结构的 i 型层 110 的形成。阀 451 和 453 被关闭，以使 SiH₄ 和 H₂ 气体停止流入 i 型层沉积腔 418，且随后 i 型层沉积腔 418 和气体管的内部被抽真空至 1×10^{-5} 托的压强。

(第二 PIN 结构的 RF p 型层的形成)

为了形成包括 SiC 的第二 PIN 结构的 RF p 型层 111，基底 490（和形成在上面的层）以与第三 PIN 结构的 RF p 型层 107 相同的方式得到运送。用于第三 PIN 结构的 RF p 型层的随后的步骤得到重复，只是借助流量控制器把 H₂ 气体流量、SiH₄/H₂ 气体流量、B₂H₆/H₂ 气体流量和 CH₄ 气体流量分别控制在 80sccm、3sccm、9sccm 和 0.2sccm，且沉积在 260° C 的基底温度下进行。

(第一 PIN 结构的 RF n 型层的形成)

为了形成由 a-Si 构成的第一 PIN 结构的 RF n 型层 112，首先打开阀门 408 以把基底 490（和形成在上面的层）运送到借助一个真空泵（未显示）事先抽真空的输送腔 403 中，且阀门 407 也被打开以把基底 490 输送到借助一个真空泵（未显示）事先抽真空的输送腔 402 和 n 型层沉积腔 417 中。

用于第二 PIN 结构的 RF n 型层的随后的步骤得到重复，只是借助流量控制器 438、436 和 439 把 SiH₄ 气体流量、H₂ 气体流量和 PH₃/H₂ 气体流量分别控制在 1.1sccm、50sccm 和 10sccm，沉积腔 417 内部的压强被控制在 1.05 托，且基底加热器 410 得到设定以使基底 490 的温度达到 230° C。因此，形成了第一 PIN 结构的 RF n 型层 112。

(第一 PIN 结构的 RF i 型层的形成)

为了形成包括 a-Si 的第一 PIN 结构的 RF i 型层 113，以与形成第三 PIN 结构的 RF i 型层 104 相同的方式运送基底 490（和形成在上面的层）。用于第三 PIN 结构的 RF i 型层 104 的随后的步骤得到重复，只是基底温度被设定为 190° C，Si₂H₆ 气体流量和 H₂ 气体流量借助相应的流量控制器 464 和 463 而分别被控制在 2sccm 和 200sccm，沉积腔 417 内部的压强被控制在 0.8 托，且 RF 功率被设定为 $0.007W/cm^3$ 。因此，形成了层厚度 0.09

μ m 的 RF i 型层 113.

(第一 PIN 结构的 RF p 型层的形成)

为了形成包括 SiC 的第一 PIN 结构的 RF p 型层 114, 以与形成第三 PIN 结构的 RF p 型层 107 相同的方式运送基底 490 (和形成在上面的层). 用于第三 PIN 结构的 RF p 型层的随后的步骤得到了重复, 只是 H₂ 气体流量、 SiH₄/H₂ 气体流量、 B₂H₆/H₂ 气体流量和 CH₄ 气体流量借助流量控制器而分别被控制在 90sccm、 3sccm、 8sccm 和 0.4sccm, 且淀积是在 170° C 的基底温度下进行的.

随后, 门阀 409 被打开以把基底 490 (和形成在上面的层) 运送到借助真空泵 (未显示) 事先抽真空的卸载腔 405 中, 且一个泄漏阀 (未显示) 被打开以使一气体从卸载腔 405 中逃出.

(透明导电层和集电电极)

随后, 在第一 PIN 结构的 RF p 型层 114 上, 借助真空淀积淀积出层厚度 70nm 的 ITO, 作为透明电极 115.

随后, 在透明电极 115 上, 设置带有梳状开口的掩膜, 且借助真空淀积形成包括 Cr (40nm)/Ag (1000nm)/Cr (40nm) 的梳状集电电极 116.

因此, 完成了本例的光电器件的制作. 该光电器件在此被称为 SCEx-1.

比较例 1-1

在例 1 中, 第三 PIN 结构的 n 型层具有 a-Si, 第三 PIN 结构的 i 型层具有 a-SiGe、第二 PIN 结构的 n 型层具有 a-Si 且第二 PIN 结构的 i 型层具有 a-Si, 它们都是利用 RF 功率形成的. 因此, 产生了光电器件 SCCp-1-1. 上述以外的 p 型、 i 型和 n 型层也是用与例 1 中相同的方式形成的.

气体流量和其他的条件如表 5 所示.

对光电器件 SCEx-1 和 SCCp-1-1 中的每一个, 制备了五个样品, 且测量它们的起始光电转换效率、 短路电流、 在 35° C 暴露于 AM 1. 5 (100mW/cm²) 2000 小时 (以下称为“光衰退速率”) 时效率相对于初始效率的损失、 在 85° C 和 80%RH 的湿度下在暗处 2000 小时之后的效率 (以下称为“耐热性衰退速率”)、 电池耐压、 以及输出. 初始光电转换效率是通过在把所产生的光电器件暴露于 AM 1. 5 (100mW/cm²) 的光时测量 V-I 特性而确定的. 作为测量的结果, 以 SCEx-1 的特性为 1 时 SCCp-1-1 的

特性如下：初始光电转换效率：0.89 倍；短路电流：0.92 倍；光衰退速率：1.08 倍；耐热性衰退速率：1.15 倍；电池耐压：0.94 倍；输出量：0.94 倍。

其中所有 i 型层中只有中间电池 i 型层是微晶的器件的特性比其中所有 i 型层都是非晶的器件的好。

比较例 1-2

重复例 1 的步骤，只是只利用 RF 功率形成包括非晶硅锗的第三 PIN 结构的 MW i 型半导体层 105，SiH₄气体流量、GeH₄气体流量和 H₂ 气体流量借助相应的流量控制器 456、457 和 458 而分别被控制在 4sccm、3sccm 和 200sccm，且 i 型层沉积腔 418 内部的压强被控制在 0.8 特，从而形成了层厚度为 0.1 μm 的 RF i 型半导体层。

作为类似地进行的测量的结果，以 SCEx-1 的特性为 1 时 SCCp-1-2 的特性如下：初始光电转换效率：0.92 倍；光衰退速率：1.05 倍；耐热性衰退速率 1.13 倍；电池耐压：0.96 倍；输出量：0.98 倍。

如上所述，与只利用 RF 功率进行的膜形成相比，利用微波功率进行的膜形成增大了膜形成的速率并能够进行高温膜形成，因而还增大了先质的迁移性以产生出具有良好质量的膜。与只利用 RF 功率形成的膜相比，在光衰退速率方面也获得了更好的结果。

例 2

在例 1 中，包括 μ c-Si 的第二 PIN 结构的 i 型半导体层是利用微波电源（2.45GHz）代替微波电源（0.5GHz）而以如下方式形成的。

基底加热器 411 得到设定，从而使基底 490 的温度达到 380° C。当基底被加热好时，阀 461、451、450、462、452、463 和 453 被缓慢打开，以使 SiH₄ 和 H₂ 气体通过气体输送管 449 流入 i 型层沉积腔 418。这里，SiH₄ 气体流量和 H₂ 气体流量借助相应的流量控制器 456 和 458 而分别被控制在 25sccm 和 500sccm。i 型层沉积腔 418 内部的压强，通过调节导通阀（未显示）的打开，而被控制在 0.02 特。

随后，RF 电源 424 的功率被设定为 0.15W/cm³，并被加到偏压杆 428。随后，微波电源（2.45GHz）的功率被设定为 0.10W/cm³，且该微波功率通过偏压杆 428 被馈送到 i 型层沉积腔 418 中，以造成辉光放电。因此，开